

丸文研究奨励賞 受賞者

小林正治 東京大学大学院工学系研究科附属システムデザイン研究センター 准教授

HfO2系強誘電体を用いた 次世代集積回路素子の研究

新原理トランジスタ・不揮発性メモリで次世代コンピューティングを切り拓く

■ 研究の背景

半導体集積回路はムーアの法則に基 づく微細化の限界に伴い性能向上が難し くなる一方、Society5.0を実現すべく、ビッ グデータ処理や機械学習を限られた電力 資源でエネルギー効率よく実行するために は更なる高性能・低消費電力を実現する革 新的なトランジスタ・メモリ技術が必要とな る. 強誘電体HfOっはシリコン集積回路プ ロセスと整合性が高く、5nm以下まで薄膜 化しても強誘電性を示し,保持電界が大き いためナノ薄膜でも大きなメモリウィンドウ が得られることが期待される. 強誘電体デ バイスは電界駆動であり本質的に 低消費電力で高速な動作が期待 される. そこで本研究ではこの次世 代強誘電体材料である強誘電体 HfO₂に注目し,実用性および実現 性の高い新しいトランジスタ・メモリ 技術の創出をねらいとした.

■ 研究の成果

①超低電圧動作負性容量トラン ジスタのデバイス物理の解明と 設計・実証

負性容量トランジスタ(NCFET) とは図1に示すようにゲート絶縁膜 に強誘電体薄膜を用い,強誘電 体の負性容量効果によって理論 限界である60mV/decを切る急峻 なサブスレショルド係数の実現と低 電圧動作をねらって提案されたトラ ンジスタ技術である.本研究では強 誘電体HfO2をゲート絶縁膜とする NCFETにおいて急峻なサブスレ ショルド特性が発現する物理モデル を提案し実験的に検証, さらにデバイスの設 計指針を確立した. 具体的にはNCFETの 動作において強誘電体の自発分極のダイ ナミクスと空乏層容量による脱分極の影響 を理論的に示し(図1, 2)[1, 2], トランジスタ 動作中にゲート電流を測定し自発分極ダイ ナミクスをその場観測することで実験的に検 証した^[3]. また将来のトランジスタ構造であ るフィン・ナノワイヤ型のNCFETを設計しそ の微細化可能性を示すとともに^[4], トンネル FETとの融合により超急峻なサブスレショル ド特性が実現可能であることを示した^[5].

②強誘電体HfO₂を用いた不揮発SRAM の考案と設計・実証

IoTデバイスは間欠動作をするためスマートな電源管理を行うためには、電源オンオフの前後で素早くデータの待機と復帰が可能な不揮発性メモリが求められる.そこで本研究ではシリコン集積回路で不可欠な高速揮発性メモリであるSRAMに強誘電体HfO2キャパシタを集積することで不揮発性を付与した不揮発性SRAMを提案した^[6, 7].このメモリデバイスはSRAMの高速性と成熟したインターフェースの利点を損なうことなく、電源のオンオフの前後でデータ線の電位を上げ下げするシンプルな動作だけで状態を待機・復帰することが可能である.本研究ではデバイス設計と試作を行い、データの待機・復帰動作を実証した(図2).



図2 左:不揮発性SRAMの模式図.中:実際に設計・試作した不揮発性SRAMの顕微鏡写真. 右:SRAM上に集積した9nmの膜厚の強誘電体キャパシタの断面TEM像.



③新構造強誘電体HfO2トンネル接合メモリの考案・実証および微細化限界の検討

強誘電体トンネル接合(FTJ)メモリは強 誘電体ナノ薄膜を2つの電極で挟んだ構造 をとり, 電界によって自発分極を反転させ, こ のナノ薄膜のトンネル障壁を変調することで メモリとして動作する、FTJはクロスポイント 構造をとることで高密度・大容量メモリが実 現可能であり注目を集めている. このデバイ スの起源は1971年の江崎玲於奈先生の ご提案にさかのぼる、これまでトンネル電流 が制御できるほど薄い強誘電体薄膜の技 術が存在せず実現されてこなかった.本研 究では5nm以下のナノ薄膜でも強誘電性 を示す強誘電体HfO2を用いたFTJメモリに おいて、トンネル障壁高さを大きく変調させる ために誘電的性質の異なる上下の電極材 料を用いることの重要性を明らかにし、金属 と低抵抗シリコンを電極としたデバイス構造 を提案, 4nmの強誘電体HfO₂をもつFTJを 開発した. その結果, 低電圧動作で世界最 高のオンオフ比を実現するとともに多値メモ リ動作を実現した(図3)[8]. さらに非平衡グ リーン関数法を用いたデバイスシミュレータを 独自に開発し、20nm径まで微細化したとき の性能を理論的に検討,微細化可能性を 示した[9].

④IGZOチャネル強誘電体トランジスタ型 メモリの考案と実証

強誘電体トランジスタ(FeFET)は強誘 電体をゲート絶縁膜とすることでメモリとして 動作するデバイスである. 一つのトランジス タでメモリセルとなるため大容量メモリとして 期待される. 最近ではNANDフラッシュメモ リと同様、強誘電体HfOっを用いた3次元積 層構造への応用が期待されている.本研 究では金属酸化物半導体であるIGZOを チャネル材料とすることを考案した【10】. これ によりIGZOチャネルは移動度が高いため 高い読出し電流が期待できる. さらに強誘 電体HfO2との間に界面層が形成されず電 荷トラップの影響を抑えることができる.実 際にIGZOチャネルの強誘電体FeFETを 試作し,優れたサブスレショルド特性と良好 なメモリ特性を実証した(図4).



NCFETがCMOSロジックトランジスタと





して採用されるためには様々な高い要求に 応える必要がある.デバイスの物理モデル を構築してからは,強誘電体の特性が動作 速度・信頼性・ばらつきに与える影響を系統 的に調査し,実用可能性を明らかにしてい く.NVSRAMは原理的にDRAMのような 巨大なキャパシタが必要でないため微細化 容易であり,信頼性も高く,最も実現性が 高い強誘電体メモリデバイスといえる.現 在詳細なセルの設計を行っている.FTJメ モリおよびFeFETは高密度・大容量なスト レージメモリとしてだけでなく,AI・機械学習 アクセラレータへの応用も期待されている. 今後はその方向での研究も進めていく. 集積デバイス技術はAl・loTを支えるエレ クトロニクスの重要な基盤技術である. 今後 もこの分野の研究そして教育に力を注いで いきたい.

謝辞

本研究は大学等研究教育機関, 民間企 業, 政府系機関の様々な方々のご支援を受 けた.研究成果は主に東京大学の研究室 のメンバーである上山望, 蔣京珉, 多川友 作, 莫非, 金成吉, 竹内潔氏との研究によ るものである. 最後に平本俊郎教授には研 究全般について大きなご支援をいただいた. 皆様に心から感謝を申し上げる.

References(参考文献)

- M. Kobayashi, N. Ueyama, K. Jang, and T. Hiramoto, IEDM Tech. Dig., pp.314~317, 2016.
 C. Jin, T. Saraya, T. Hiramoto, and M. Kobayashi, IEEE J. Electron Dev. Soc., 7, pp.368~374, 2019.
 C. Jin, K. Jang, T. Saraya, T. Hiramoto, and M. Kobayashi, IEDM Tech. Dig., pp.723~726, 2018.
 M. Kobayashi, Appl. Phys. Exp., 11, 110101, 2018.
- [5] M. Kobayashi, K. Jang, N. Ueyama, and T. Hiramoto, IEEE Trans. Nanotech., 16, 2, pp.253~258, 2017.
 [6] M. Kobayashi, N. Ueyama, and T. Hiramoto, VLSI Symp. Tech., pp.156~157, 2017.
- M. Kobayashi, N. Ueyama, K. Jang, and T. Hiramoto, IEEE J. Electron Dev. Soc., 6, 1, pp.280~285, 2018.
 M. Kobayashi, Y. Tagawa, F. Mo, T. Saraya, T. Hiramoto, IEEE J. Electron Dev. Soc., 7, pp.134~139, 2018.
 F. Mo, Y. Tagawa, T. Saraya, T. Hiramoto, and M. Kobayashi, IEDM Tech. Dig., pp.372~375, 2018.
 F. Mo, Y. Tagawa, C. Jin, M. Ahn, T. Saraya, T. Hiramoto and M. Kobayashi, VLSI Symp. Tech., pp.42~43, 2019.