



丸文研究奨励賞 受賞者

三浦 典之

神戸大学 大学院システム情報学研究科
准教授配線と回路の近接電磁界相互作用の
LSIシステムへの応用

ムーアの法則の限界を超える新構造・新機能LSIシステムの実現を目指して

研究の背景

1970年代初頭に世界初のワンチップマイクロプロセッサが開発されて以来、ムーアの法則に従う半導体微細化がもたらした情報処理性能の飛躍的な向上が、これまでの高度情報化社会を牽引してきた。この技術社会の根底を支えるムーアの法則に限界が見えつつある今日、限界を突破する新たなLSIシステムが求められている。一つの方方向性は、古典的なCMOS半導体微細化に頼ることなく、今後も永続的に情報処理性能の向上を達成する新構造LSIシステムの追求にある。もう一つは、単なる情報処理性能の向上だけではなく、直接的に情報社会の新たな付加価値に繋がる新機能LSIシステムの創出にある。

研究の成果

本研究では、上述の新構造・新機能LSIシステムを実現するための基盤要素技術の研究開発した。特に、トランジスタの微細化

とともに進化を遂げてきた「配線」の未開拓領域の可能性に注目し、金属配線の物理構造の工夫が生み出す電磁氣的に有効な特性と、この特性を機能化し動作を互いに補助し合うトランジスタ「回路」の電子応答とともに協調設計する研究を行った。その結果として高度化する配線と回路の相互作用を駆使して、配線の周辺に生じる近接電磁界を、以下の3つの新構造・新機能LSIシステム実現のための基盤技術へと具現化した。

1. 近接磁界結合通信による
三次元積層LSIシステム

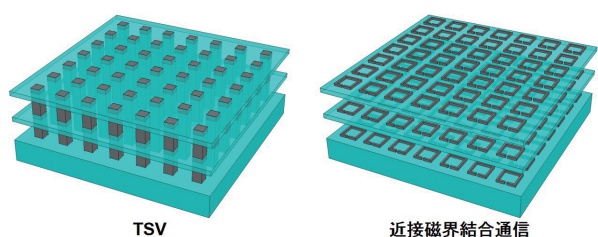
ムーアの法則の予測を超えた性能を実現する新構造として、三次元積層LSIが注目されている。垂直方向に集積化軸を追加することで、微細化に頼ることなく性能向上できる。課題は、積層チップ間の垂直方向の通信にあった。TSV(Thru-Si Via)は、積層チップ間を貫通電極で直接接続する技術である。本研究で提案した近接磁界結合通信は、いわば低コスト無線版TSVで

TSVと同水準の性能が得られる。一方で課題は、この方式の潜在的利点を最大限に活かす、通信方式の検討、通信コイルと回路の設計にあった。本研究では、この技術の基礎理論の確立に取り組み、特に、無変調のデジタルベースバンド信号を直接伝送する高速・低電力のパルス通信方式の提案、そのためのコイルの超広帯域モデリングと解析手法の構築、コイル配線構造と送受信回路の統合設計方法論の体系化を行った[1]。また、応用研究にも取り組み、実用形態に近い三次元積層LSIを製造して、提案方式の妥当性や効果を定量的に実証した。特に、帯域8Tbit/s[2]とエネルギー効率10fJ/bit[3]の三次元チップ間通信性能は、特筆すべき性能レコードである。また、積層枚数に応じて性能を制御する三次元磁界結合プロセッサ[4]では、高速Linux OS動作をデモ実証した。

2. 近接電磁界外乱検出による
耐タンパLSIシステム

さらに本研究では、LSIシステムの性能を追い求めるだけでなく、社会の付加価値に繋がる新機能を探求した。一つは、耐タンパセキュリティ機能である。この高度情報化社会の深刻な課題の一つは、情報のセキュリティにある。暗号は、セキュリティ強化に有効であるが、処理を行うハードウェアそのものに対する物理攻撃によって、その安全性は著しく低下する。暗号処理中の回路からの漏洩電磁波の解析により秘密情報を盗聴する電磁プローブ攻撃は、非侵襲の物理タンパ攻撃として深刻な脅威とされてきた。これに対し、本研究では、配線形状の異なる二つのLC発振器の相対的な発振周波数差から、プローブの接近を電磁界の外乱として高精度に検知するセンサの基本構造

図1 近接磁界結合通信技術の従来技術(TSV)との比較



	TSV	近接磁界結合通信
技術種別	有線式プロセス技術	無線式回路技術
追加プロセスコスト	要	不要
静電破壊保護回路	要	不要

図2 近接電磁界外乱検出による物理ID生成技術の従来技術との比較

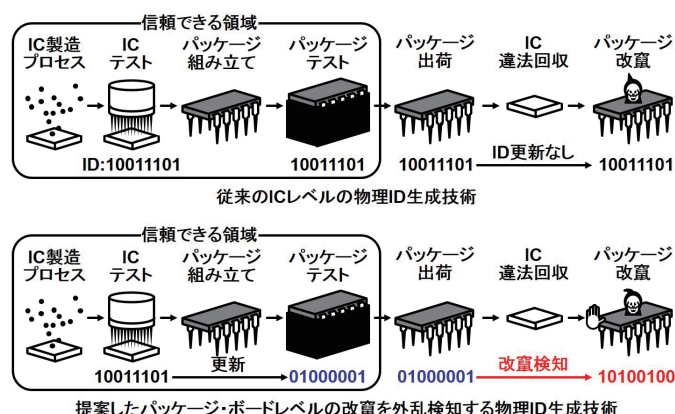
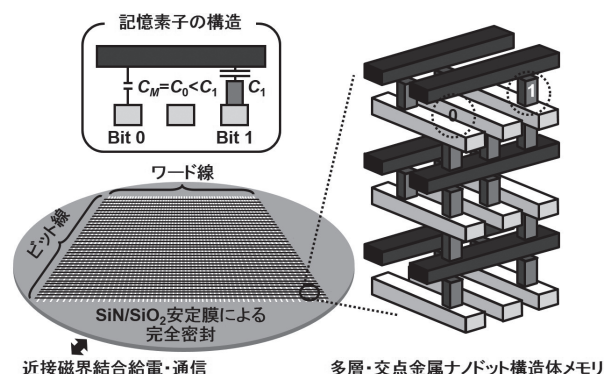


図3 金属ナノドット構造と近接電界計測による永久ストレージの概要



を提案した[5]。さらに、この外乱検出技術をICチップの真正性確認技術と融合し、パッケージやボードを含むLSIシステムの偽造・改竄検知技術を開発した。情報奪取や操作を目的とした配線の追加や変更、スパイウェアの挿入は、サプライチェーンの根底を覆す物理タンパ攻撃である。本研究では、パッケージやボードの構造的変化を外乱と見なし、物理IDを更新する真正性確認技術を開発し、半導体IC製造から組み立て工程までを包含したサプライチェーンのセキュリティフレームワーク(図2)を提案した[6]。また、本技術を発展させ、情報理論的に最も強力な物理攻撃の一つとされるICへのレーザ故障注入攻撃の検知・対策回路を開発した[7]。

3. 金属ナノドット構造と近接電界計測による永久ストレージLSIシステム

もう一つの新機能は、情報の恒久保存機能である。2020年には、全世界で生成・複製されるデジタル情報は、40Zバイトに達するほど爆発的に増大している。この膨大なデータの中には、後世へと引き継ぐべき貴重な情報資産が大量にあり、これらをメンテナンスフリーで低コストに保管するために大容量の永久ストレージが求められている。本研究では、近接磁界結合を利用して、通信と給電を完全無線化した半導体永久ストレージの原型を開発した[8]。完全無線化により、ストレージを安定膜で完全密封して酸化や腐食から保護することで、千年を超える超長期信頼性を確保できる。

一方で、記憶密度には制限があった。当初、恒久記憶素子としてマスクROMが用いられたが、1ビットの記憶に1個のトランジスタが必要で、1桁近く記憶密度が低かった。そこで、本研究では、多層LSI配線の直交点に配置した金属ナノドットの有無による構造体形状に記憶を恒久保存する多層・高密度の永久ストレージの記憶原理を考案した[9]。記憶の読み出しには、高精度タッチセンサの近接電界計測技術[10]を応用し、システム動作を実証しており、標準CMOS製造技術に準拠したプロセスフローも確立し、加速試験装置を用いて千年超級の超長期信頼性を実機実証した。

将来の展望

本研究で具現化した基盤要素技術を実際のコンピュータシステムに適用し、高度な情報サービスへと醸成する応用研究が今後必要となる。継続研究は、本年度発足されたJSTさきがけ「革新的コンピューティング技術の開拓」に採択されており、今後も引き続き研究に精進していく所存である。

謝辞

本研究は、慶應義塾大学・黒田忠広教授、神戸大学・永田真教授研究グループの下で行われた。関係する全ての共同研究者に心から感謝申し上げたい。

References (参考文献)

- [1] N. Miura, D. Mizoguchi, T. Sakurai, and T. Kuroda, IEEE JSSC, Vol. 40, No. 4, pp. 829-837, Apr. 2005.
- [2] N. Miura, K. Kasuga, M. Saito, and T. Kuroda, ISSCC Dig. Tech. Papers, pp.436-437, Feb. 2010.
- [3] N. Miura, T. Shidei, Y. Yuan, S. Kawai, K. Takatsu, Y. Kiyota, Y. Asano, and T. Kuroda, IEEE JSSC, Vol. 46, No. 4, pp.965-973, Apr. 2011.
- [4] N. Miura, Y. Koizumi, E. Sasaki, Y. Take, H. Matsutani, T. Kuroda, H. Amano, R. Sakamoto, M. Namiki, K. Usami, M. Kondo, and H. Nakamura, IEEE Micro, Vol.33, No.6, pp.6-15, Nov. 2013.
- [5] N. Miura, D. Fujimoto, D. Tanaka, Y. Hayashi, N. Homma, T. Aoki, and M. Nagata, Symposium on VLSI Circuits Dig. Tech. Papers, pp.172-173, June 2014.
- [6] N. Miura, M. Takahashi, K. Nagatomo, and M. Nagata, IEEE JSSC, Vol. 53, No. 10, pp. 2889-2897, Oct. 2018.
- [7] K. Matsuda, T. Fujii, N. Shoji, T. Sugawara, K. Sakiyama, Y. Hayashi, M. Nagata, and N. Miura, IEEE JSSC, Vol. 53, No. 11, pp. 3174-3182, Nov. 2018.
- [8] N. Miura, M. Saito, M. Taguchi, and T. Kuroda, ISSCC Dig. Tech. Papers, pp. 214-215, Feb. 2013.
- [9] N. Miura, S. Liu, T. Watanabe, S. Imai, and M. Nagata, ISSCC Dig. Tech. Papers, pp. 270-271, Feb. 2017.
- [10] N. Miura, S. Dosho, H. Tezuka, T. Miki, D. Fujimoto, T. Kiriya, and M. Nagata, IEEE JSSC, Vol. 50, No. 11, pp. 2741-2749, Nov. 2015.